

BEST AVAILABLE COPY
PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-057526

(43)Date of publication of application : 22.02.2002

(51)Int.Cl.

H03B 5/32

H01L 41/09

(21)Application number : 2001-154856

(71)Applicant : CITIZEN WATCH CO LTD

(22)Date of filing : 24.05.2001

(72)Inventor : NAKAMURA SATOKATSU

(30)Priority

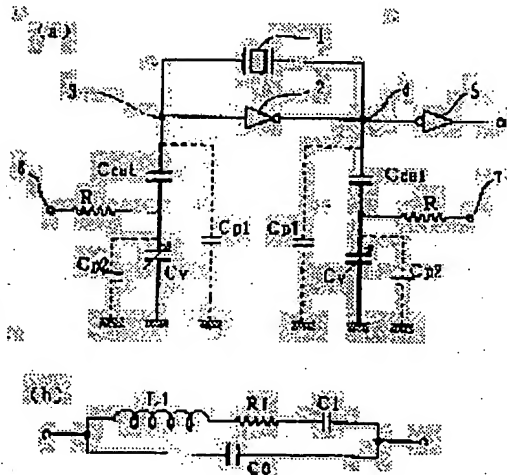
Priority number : 2000157550 Priority date : 29.05.2000 Priority country : JP

(54) VOLTAGE CONTROLLED CRYSTAL OSCILLATOR

(57)Abstract:

PROBLEM TO BE SOLVED: To present conditions for the circuit constant of an oscillation circuit, with which the variable width of an oscillation frequency can be improved corresponding to the variable width of the capacitance of a variable capacitor, in an integrated voltage controlled crystal oscillator.

SOLUTION: In this voltage controlled crystal oscillator provided with a crystal resonator, an amplifier and a load capacitor provided with a voltage controlled variable capacitor and a capacitor for DC cut integrated on a wafer, the value of a ratio C_{cut}/C_v of a capacitance C_{cut} of the capacitor for DC cut to a maximum capacitance C_v of the voltage controlled variable capacitor is made ≥ 0.5 and ≤ 10 (1), the value of this ratio is settled within a range of ≥ 0.5 and ≤ 4 (2), further, the value of the ratio is settled within a range of ≥ 0.7 and ≤ 1.8 (3), moreover, a maximum capacitance C_{vmax} of the voltage controlled variable capacitor is settled within a range of ≥ 15 pF and ≤ 50 pF (4) and further, the voltage controlled variable capacitor is provided on both the input side and the output side of the amplifier (5).



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-57526

(P2002-57526A)

(43) 公開日 平成14年2月22日 (2002.2.22)

(51) Int.Cl.⁷

識別記号

F I

テームト (参考)

H 0 3 B 5/32

H 0 3 B 5/32

E 5 J 0 7 9

H 0 1 L 41/09

H 0 1 L 41/08

U

審査請求 未請求 請求項の数 5 O L (全 13 頁)

(21) 出願番号 特願2001-154856 (P2001-154856)

(71) 出願人 000001960

シチズン時計株式会社

東京都西東京市田無町六丁目1番12号

(22) 出願日 平成13年5月24日 (2001.5.24)

(72) 発明者 中村 里克

東京都西東京市田無町六丁目1番12号 シ

チズン時計株式会社内

(31) 優先権主張番号 特願2000-157550 (P2000-157550)

(32) 優先日 平成12年5月29日 (2000.5.29)

(33) 優先権主張国 日本 (J P)

Fターム (参考) 5J079 AA04 BA12 BA17 BA44 BA47

DA12 FA14 FA15 FA17 FA21

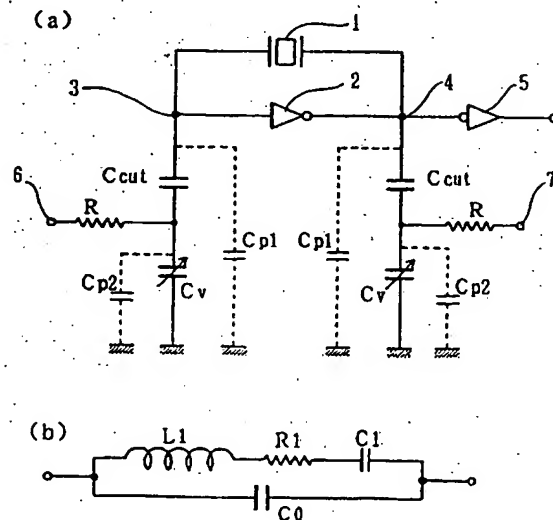
FB03 GA04 GA09

(54) 【発明の名称】 電圧制御水晶発振器

(57) 【要約】

【課題】 集積化された電圧制御水晶発振器において、可変容量素子の容量値の可変幅に対する発振周波数の可変幅を改善することができる発振回路の回路定数の条件を提示すること。

【解決手段】 (1) 水晶共振子、増幅器、負荷容量を備え、該負荷容量は半導体基板上に集積化された電圧制御可変容量素子および直流カット用容量素子を含む水晶発振器において、前記直流カット用容量素子の容量値 C_{cut} の、前記電圧制御可変容量素子の最大容量値 C_v に対する比 C_{cut}/C_v の値を、0.5以上且つ1.0よりも小さくしたこと。(2) また前記比の値を、0.5以上4以下の範囲としたこと。(3) 更に前記比の値を、0.7以上1.8以下の範囲としたこと。(4) 更に電圧制御可変容量素子の最大容量値 C_{vmax} を15 pF以上且つ50 pF以下の範囲としたこと。(5) 更に電圧制御可変容量素子を、増幅器の入力側及び出力側の両側に設けること。



【特許請求の範囲】

【請求項1】 水晶振動子、増幅器及び負荷容量を有する電圧制御水晶発振器であって、前記負荷容量は、半導体基板上に集積化された電圧制御可変容量素子及び前記電圧制御可変容量素子に直列接続された直流カット用容量素子を含み、電圧制御可変容量素子の最大容量値 C_{vmax} と前記直流カット用容量素子の容量値 C_{cut} との比 C_{cut}/C_{vmax} は、0.5以上且つ1.0より小さいことを特徴とする電圧制御水晶発振器。

【請求項2】 前記比 C_{cut}/C_{vmax} は、0.5以上且つ4以下であることを特徴とする請求項1の電圧制御水晶発振器。

【請求項3】 前記比 C_{cut}/C_{vmax} は、0.7以上且つ1.8以下であることを特徴とする請求項1の電圧制御水晶発振器。

【請求項4】 前記電圧制御可変容量素子の最大容量値 C_{vmax} は、15 pF以上且つ50 pF以下であることを特徴とする請求項1ないし3のいずれかの電圧制御水晶発振器。

【請求項5】 前記電圧制御可変容量素子は、前記増幅器の入力側及び出力側の両側に設けられていることを特徴とする請求項1ないし3のいずれかの電圧制御水晶発振器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は発振周波数を調節するために、電圧によって容量値を制御できる可変容量素子を備えた水晶発振器に関する。

【0002】

【従来の技術】水晶振動子の発振周波数は非常に安定しており、水晶振動子の温度特性も優れており、また水晶振動子の製造も比較的容易であるため、水晶振動子を用いた水晶発振回路は高い実用性を備えている。そこで近年、水晶振動子と発振回路を一体化し、所定の電源電圧を与えるだけで所望の周波数を有するクロックを得ることができる水晶発振器が、広く用いられている。

【0003】電気通信等の分野において、複数の信号同士の同期を取ったり、通信搬送波にシステムクロックを同期させたりする場合には、水晶発振器の周波数がある範囲で可変することが求められる。水晶発振器の発振周波数を可変するために、水晶振動子の負荷容量として、可変容量素子を用いることが一般に行われている。可変容量素子としては、その容量が、印加した直流電圧に従って変化するバリキャップ等が利用される。また、このような機能を備えた水晶発振器を、特に電圧制御水晶発振器と呼んでいる。

【0004】図1(a)は、従来の電圧制御水晶発振回路の構成の一例を示しており、図1(b)は水晶振動子の2端子等価回路を示している。図1(a)において、1は水晶振動子、2は反転増幅器、3は発振回路の入力

端子、4は発振回路の出力端子、5はバッファ増幅器、6及び7は制御電圧印加端子、Rは抵抗、 C_v は可変容量素子、 C_{cut} は直流カット用容量素子、 C_{p1} 、 C_{p2} は考えられる寄生容量をそれぞれ示している。なおこの回路が実際に動作するためには、発振回路の入力端子3に適切なバイアス電圧が印可されていることが必要であるが、本図においては、このバイアス電圧を印加する手段が、反転増幅器2に含まれているものとする。また図1(b)において C_0 、 L_1 、 C_1 及び R_1 は水晶振動子の等価回路定数であり、 C_0 は等価並列容量、 L_1 は等価直列インダクタンス、 C_1 は等価直列容量、 R_1 は等価直列抵抗をそれぞれ示している。

【0005】図2は、図1(a)に示す電圧制御水晶発振回路をIC化した場合における、集積化された負荷容量部分(片側)の断面図である。図2において、10はシリコン基板、11~14は基板上に集積化された可変容量素子であるバリキャップである。また、11は低濃度拡散層であるp-ウエル、12は高濃度拡散層であるp+領域、13は高濃度拡散層であるn+領域、14は空乏層である。ここで、高濃度拡散層12は、アース電位となっている。また、15は基板表面に形成されたフィールド酸化膜、16~18はフィールド酸化膜15の上に集積化され、2層のポリシリコン層を有する直流カット用容量素子である。ここで、16、17は電極膜であるポリシリコン膜、18は絶縁層である。また、19はメタル配線であり、直流カット用容量素子と可変容量素子とを直列に接続すると共に、抵抗R(図1(a))とも接続している。なお、制御電圧は、抵抗R(図1(a))及びメタル配線19を介して、可変容量素子11~14に印加される。この制御電圧の大きさにより空乏層14の深さが変化し、可変容量素子の容量値(n+領域とp-領域間の容量)が変化させられる。なお、直流カット容量素子の上側電極17は、メタル配線(不図示)によって、入力端子3(図1(a))又は出力端子4(図1(a))と接続されている。また、破線20は、後述する逆接続の場合のメタル配線である。逆接続の場合には、メタル配線19に変わって、破線20のメタル配線がなされる。また、逆接続の場合には、メタル配線(不図示)によって、直流カット容量素子の下側電極16が、入力端子3(図1(a))又は出力端子4(図1(a))と接続される。

【0006】

【発明が解決しようとする課題】電圧制御水晶発振器は、出力信号の安定性を確保しながら、ユーザーの要求する範囲で、周波数を可変させる必要がある。ユーザーの要求する周波数可変幅は、用途によって異なる。したがって、電圧制御水晶発振器が、幅広い用途で共通に使われるためには、周波数可変幅は極力大きいほうが望ましい。

【 0 0 0 7 】 周波数可変幅は、負荷容量の容量変化幅と強い正の相関がある。したがって、負荷容量の容量変化幅を極力大きくすることが、周波数可変幅を大きくするための最も大切な条件となる。そこで、直流カット用容量素子と可変容量素子との関係に注目する。電圧制御水晶発振器の負荷容量値は、直列接続されている直流カット用容量素子及び可変容量素子を合算した容量値となる。したがって、可変容量素子の容量の変化を、負荷容量の変化として最大限に活用するためには、固定値である直流カット用容量素子の容量値ができるだけ大きい方が良い。

【 0 0 0 8 】 水晶発振回路が集積化される以前では、負荷容量となる電圧可変容量素子及び直流カット用コンデンサは、ディスクリートな単体素子を用いていた。また、それら各素子の値は、他の素子に関係なく自由に選択することができた。したがって、上述の考えに基づいて、直流カット用コンデンサの容量値 C_{cut} は、可変容量素子の最大容量値 C_{vmax} に対して十分大きく、通常 10 倍以上の値が選択されていた。そして最近、水晶発振回路の集積化が試みられるようになっても、上述の考えが疑いを持たれずに踏襲されて、 C_{cut}/C_{vmax} の値として、やはり 10 倍以上が回路設計上採用されて来た。しかし本発明者は、この従来の考え方に疑いを抱き、水晶発振器の改良の余地を探索するに至った。

【0009】本発明の目的は、集積化された水晶発振回路を用いて構成した水晶発振器において、可変容量素子の容量値の可変幅に対する発振周波数の可変幅を、従来よりも改善することができる発振回路の回路的な条件を提示することである。より詳細には、本発明の目的は、発振周波数の可変幅を大きくすることができる C_{cut}/C_{vmax} の値の範囲、更には発振周波数の可変幅を大きくするための効果的な回路条件を提示することである。

[0 0 1 0]

【課題を解決するための手段】上記目的を達成するため、本発明の電圧制御水晶発振器は次の特徴を備える。

(1) 水晶振動子、増幅器、負荷容量を有する電圧制御水晶発振器であって、負荷容量は半導体基板上に集積化された電圧制御可変容量素子及び電圧制御可変容量素子に直列接続された直流カット用容量素子を含み、電圧制

$$\Delta f/f_S = 1 + C_0 / [2\gamma (C_0 + C_L)] \quad (1)$$

$$2CL = C_{p1} + C_{cut} \times (CV + C_{p2}) / (C_{cut} + CV + C_{p2}) \dots\dots (2)$$

ただし f_S は水晶振動子の直列共振周波数、 CL は負荷容量、 $\Delta f / f_S$ は周波数変化率を表す。

【0015】シミュレーションでは、標準的と考えられる回路定数を標準値として設定し、各定数の1つを標準値の前後に変化させて、式(2)及び式(1)に基づき

御可変容量素子の最大容量値 C_{vmax} と直流カット用容量素子の容量値 C_{cut} との比 C_{cut}/C_{vmax} の値が、0.5 以上且つ 10 より小さいこと。

【0011】さらに、本発明の電圧制御水晶発振器は、以下の特徴を備えることが好ましい。

(2) 比Cut/Cmaxの値を、0.5以上且つ4以下の範囲としたこと。

(3) 比Cut/Cmaxの値を、0.7以上且つ1.8以下の範囲としたこと。

(4) 電圧制御可変容量素子の最大容量値 C_{vmax} を、15 pF 以上且つ 50 pF 以下の範囲としたこと。

(5) 電圧制御可変容量素子は、増幅器の入力側及び出力側の両側に設けられていること。

[0 0 1 2]

【発明の実施の形態】集積化された直流カット用容量素子の電極膜（図２のポリシリコン膜１６）は、半導体基板に対して必ず寄生容量（浮遊容量） C_p2 を持ち、その値は電極膜の占有面積にほぼ比例する。そこで、本発明者は、直流カット用容量素子の容量値が大きくなるように設計すると、大きな固定容量である寄生容量 C_p2 が可変容量素子 C_v に並列に形成されてしまい、却って可変容量素子の周波数変化効果を減殺するであろうと考えた。さらに、負荷容量が大きくなるほど、負荷容量の変化量に対する周波数の変化量（容量可変量の周波数への効き方）が小さくなる現象がある。したがって、集積化する場合には、直流カット用容量素子の大きさを従来例よりも小さくして、寄生容量の発生を抑えると、周波数変化効果が大きくなるという優れた効果が発揮されると推測できる。

【0013】そこで、まず発振周波数の変化を表す数式を明確に把握した。次に、発振周波数の変化を表す数式に基づいて、発振回路の種々の回路定数を変化させながら、シミュレーションを行った。シミュレーションでは、発振周波数の可変幅を数値計算により求めた。以下にまず使用した数式を掲げる。なお、本発明の実施の形態において、集積化された直流カット用容量素子と電圧制御可変容量素子の構造は図2に示したものを、発振回路は図1に示したものをを用いた。

【0014】電圧制御水晶発振器における発振周波数の変化は式(1)によって、また負荷容量の値は式(2)によって表される。

負荷容量及び周波数変化率 $\Delta f / f_s$ を計算した。また、横軸に C_{cut} / C_v の比の値を 1~12 の範囲で示し、縦軸には周波数可変幅 (C_{vmax} の場合の $\Delta f / f_s$ と、 C_{mini} の場合の $\Delta f / f_s$ との差) を ppm 単位で表してグラフ化した。また他の変化させた回路

定数はパラメータとした。

【0016】なお図1(a)の発振回路は入力側と出力側の双方に C_v と C_{cut} を持っている。以下のシミュレーションでは、特に回路の非対称性を検討した図11と図12を除き、両側(入力側及び出力側)の負荷容量が同じ構造と特性を持ち、両側の可変容量はフルに変化させるものとした。なお、各定数が、 $C_{vmax}=30\text{ pF}$ 、 $C_{vmin}=3\text{ pF}$ 、 $C_{p1}=3\text{ pF}$ 、 $C_{p2}=C_{cut}$ の7%、 $C_0=3\text{ pF}$ 及び γ (C_0/C_1)=280の場合を標準条件とした。

【0017】以下にシミュレーションの結果を図示する。なお個々の計算を記述することは省略する。各図の曲線のうちの少なくとも1本は、上記標準条件の曲線となっている。

【0018】図3は、周波数可変幅(ppm)と C_{cut}/C_{vmax} との関係を、可変容量素子の最大容量値 C_{vmax} をパラメータとして表したグラフである。図3では、可変容量素子の最大容量値 C_{vmax} を5種類に変化させている。なお最小容量値 C_{vmin} は、それぞれの C_{vmax} の10%に設定した。また各曲線のピークを点線で結んでその位置の変化も示している。以下の各図についても同じである。

【0019】図3に示すように、どの曲線においても、 C_{vmax} が変化しても曲線の形は大きくは変化しない。また、どの曲線においても、従来用いられていた C_{cut}/C_{vmax} が10以上では、周波数可変幅はごく小さな値である。そして、各曲線の周波数可変幅のピークは、 C_{cut}/C_{vmax} が0.8~1.6の範囲であって、これは従来予想もしていなかったような小さな値の範囲である。

【0020】図4は、周波数可変幅(ppm)と C_{cut}/C_{vmax} との関係を、図3と同様に可変容量素子の最大容量値 C_{vmax} をパラメータとして表したグラフである。ただし、 C_{vmin} は3 pFの一定値としている。図4に示すように、どの曲線においても、 C_{vmax} が変化しても曲線の形は大きくは変化しない。また、各曲線の周波数可変幅のピークは、 C_{cut}/C_{vmax} が0.7~1.7の範囲で現れている。本図で特徴的なのは、 C_{cut}/C_{vmax} の値が増えるにつれ C_{vmax} の値の大きいものと小さいものとの間で周波数可変幅の値に逆転が起ることである。このことは周波数可変幅に対して寄生容量 C_{p2} の影響がいかに大きいかを物語る良い例である。

【0021】図5は、周波数可変幅(ppm)と C_{cut}/C_{vmax} との関係を、可変容量素子の最小容量値 C_{vmin} をパラメータとして表したグラフである。ただし、 C_{vmax} は、30 pFの一定値とし、 C_{vmin} を2~5 pFの範囲で変化させている。図5において、各曲線はよく揃った形をしており、横軸上のピーク位置の移動も少ない。また、各曲線の周波数可変幅のビ

ークは、 C_{cut}/C_{vmax} が1.1~1.4の範囲で現れている。

【0022】図6は、周波数可変幅(ppm)と C_{cut}/C_{vmax} との関係を、寄生容量 C_{p1} をパラメータとして表したグラフである。ただし、寄生容量 C_{p1} は2~5 pFの間で変化させている。寄生容量 C_{p1} は、増幅器のゲート容量、水晶振動子の接続パッドや配線の浮遊容量等を合算したものであり、 C_{cut} と C_v の直列容量をバイパスするので、周波数可変幅を減殺するように働く。また、各曲線の周波数可変幅のピークは、 C_{cut}/C_{vmax} が1.1~1.4の範囲で現れている。

【0023】図7は、周波数可変幅(ppm)と C_{cut}/C_{vmax} との関係を、寄生容量 C_{p2} をパラメータとして表したグラフである。ただし、寄生容量 C_{p2} は、直流カット用容量 C_{cut} の5%~9%の範囲で変化させている。寄生容量 C_{p2} は、図2に示す如く、 C_{cut} の電極とシリコン基板10との間の容量が主体である。したがって、ICの断面構造が同じなら C_{cut} の電極面積に比例する。また、 C_{p2} は C_v を直接バイパスするので曲線の形への影響が大きい。各曲線の周波数可変幅のピークは、 C_{cut}/C_{vmax} が1.0~1.3の範囲で現れている。 C_{p2} の影響は、 C_{cut}/C_{vmax} の値の大きいところ(即ち C_{cut} が大きい場合)ほど大きく現れる。即ち、 C_{cut}/C_{vmax} の値の大きいところでは、周波数可変幅の絶対値の減殺効果が特に大きく、従来例の範囲(C_{cut}/C_{vmax} の値が10以上)では実は極めて大きな負の影響があったことがわかる。

【0024】図8は、周波数可変幅(ppm)と C_{cut}/C_{vmax} との関係を、 γ をパラメータとして表したグラフである。 γ は、水晶振動子の等価直列容量 C_1 に対する並列容量 C_0 の比である。各曲線の形は、他の図における曲線の形と良く似ている。また、各曲線の周波数可変幅のピークは、 C_{cut}/C_{vmax} が1.1~1.7で、 γ に対して(本例では C_0 が一定なので、実は C_1 の変化に対して)不変である。

【0025】図9は、周波数可変幅(ppm)と C_{cut}/C_{vmax} との関係を、並列容量 C_0 をパラメータとして表したグラフである。各曲線の形は、他の図における曲線の形と良く似ている。各曲線の形状もピーク位置も他の図とよく似ている。各曲線の周波数可変幅のピークは、 C_{cut}/C_{vmax} が0.9~1.3の範囲で現れている。

【0026】図10は、周波数可変幅(ppm)と C_{cut}/C_{vmax} との関係を、 C_{p3} をパラメータとして表したグラフである。ただし、 C_{p3} は、1 pFの場合と、0 pFの場合の2通りのみを示している。 C_{p3} は、図1(a)の C_{p2} と同じ位置に並列に追加される固定的な(即ち C_{cut} に比例しない)寄生容量であ

ると定義され、主体はCcut-Cv-R間の配線に生ずる僅かな浮遊容量である。Cp3を考えた場合には、周波数可変幅は無論低減するが、その低減幅はわずかであり曲線の形には大きな影響を与えない。

【0027】図11は、発振回路の入力側及び出力側に設けた可変容量素子の最大容量値を異ならせた場合を、標準条件（両側の可変容量素子のCvmaxを両方とも30pFとした場合）と比較したグラフである。そのとき、一方のCvmax=40pF、他方のCvmax=20pFとした。結果的に、入出力側が非対称であるとき、Ccut/Cvmax=2.7付近を境にして、曲線の下が入れ替わるが、曲線の形状の差はほとんど認められない。

【0028】図12は、可変容量素子を発振回路の入力側又は出力側の一方だけに設け、他方を固定容量素子とした場合を、標準条件（両側に可変容量素子を設けた場合）と比較したグラフである。一方の可変容量素子は標準条件と同一、他方の固定容量素子は10pFとした。片側のみに可変容量素子を設けた場合には、周波数可変幅の絶対値は半減する。しかしながら、片側のみに可変容量素子を設けた場合の曲線の形状、及び曲線のピーク

$$2CL = (CV \times C_{out}) / (CV + C_{out}) + Cp1 + Cp2 \quad (3)$$

【0030】シミュレーションの結果をごく概観的に述べる。

(1) 各曲線の形状は、周波数変化幅について差異はあるが、互いに類似しており、特異な形状は現れない。

(2) Ccut/Cvmaxの値が、従来用いられていた10以上よりもかなり小さい値の場合に（ただしCcut/Cvmaxの値がほぼ0.3より小さい場合を除く）、周波数可変幅は従来よりも著しく改善される。

(3) 各曲線の周波数可変幅のピークは、Ccut/Cvmaxの値がほぼ0.7~1.8の範囲に現れる。

【0031】基準周波数の合わせ込み偏差及び温度による周波数偏差等の一般的な条件を全て考慮に入れた場合、水晶発振器の周波数安定度の業界標準は、±50ppmである。したがって、特別な場合を除いて、電圧可変水晶発振器は、最低でも100ppm以上の周波数可変幅を確保しなくてはならない。このことを念頭においてシミュレーション結果を考察すると、Ccut/Cvmaxの値が0.2以上且つ10より小さければ上記最低条件を満たすことがわかる。

【0032】ただしこの範囲であっても比の値が極端に小さい部分は実際の製品には適さない。なぜならば実際の製品における容量値には一定量のバラツキを見込む必要があり、このバラツキに対して比の値が極端に小さい部分の可変容量の変化があまりに急峻だからである。このことを考慮に入れるとCcut/Cvmaxの比の値は可変幅の変化量があまり急峻でない0.5以上が適当である。

【0033】上記した発振器自身の安定度を確保した上

の位置は、両側に可変容量素子を設けた場合と類似している。ここでは、比較のために片側にのみ可変容量素子を設けた場合についてシミュレーションを行った。しかしながら、1チップに集積化して発振器を作成する場合には、片側にのみ可変容量素子を設けても、部品点数が削減されるわけではない。したがって、周波数可変幅の狭い片側にのみ可変容量素子を設けた回路構成が用いられることは、実際にはほとんどないと思われる。

【0029】図13は、逆接続の場合と、標準条件の場合とを比較したグラフである。逆接続とは、メタル配線19（図2参照）の代わりに、メタル配線20（図2に破線で示す）で、ポリシリコン膜17を接続した場合を言う。また、他の回路素子は、標準値を用いている。さらに、本例におけるCLは、(2)式に代わり、以下の(3)式で表される。なお、標準条件（順接続）とは、メタル配線19で、ポリシリコン膜16を接続した場合を言う。図13に示すように、両曲線はほとんど重なってしまい（逆接続場合の曲線が、ほんの少しだけ下側に位置している）実質的な差は無かった。このことは有効なCcut/Cvmax比が発振回路ICの構造にあまり影響されないことを示す事例となっている。

で、どのくらいの周波数可変幅が必要かは各アプリケーションによって異なるが、周波数可変幅が±100ppm以上であれば、現存するほとんどのアプリケーションに適用が可能であると考えられる。したがって、±100ppm以上の周波数可変幅が、電圧制御発振器における一つの標準値となっている。各グラフにおいて、200ppm以上の周波数可変幅が確保できるCcut/Cvmaxの値は、0.4~4.0の範囲であることが理解できる。ただし下限値としては前述したのと同様の理由で0.5以上が適当である。

【0034】さらにCcut/Cvmaxの値を、各グラフにおける曲線のピーク値付近に設定した場合には250ppmを超える周波数可変幅を得ることが可能である。各グラフにおける曲線のピークは、Ccut/Cvmaxの値が0.7~1.8の範囲にすべて現れていることがわかる。またどのグラフにおいても上記比の範囲内では250ppm以上の周波数可変幅が確保できており、広い周波数可変幅を得るための最適の条件であることが理解できる。

【0035】従来、こうした広い周波数可変幅をもった電圧制御水晶発振器は、ディスクリート部品によってのみ構成することができたため、外形が大きく、また特殊な部品や回路構成を用いるため高価であった。しかしながら、本発明によれば、小型且つ低価格で、広い周波数可変幅をもった電圧制御発振器を提供することが可能になる。

【0036】今回のシミュレーションにおいては、各パ

ラメータの値は標準的に得られると思われる範囲のものをを用いているため、実際に集積回路を設計・製造するにあたって C_{cut}/C_{vmax} の値として上述した範囲のものをを選択することは、広い周波数可変幅を得るためにきわめて有効であるといえる。

【0037】各パラメータに対し今回選択した範囲外の数値を入力した場合には、周波数可変幅や C_{cut}/C_{vmax} の比のピーク値が上述したものとは異なってくることも考えられるが、今回のシミュレーションにおいて各図における曲線の形が非常に似通っており、特異的なカーブが存在しないことを考えれば、そのような場合でも上述した C_{cut}/C_{vmax} の値の範囲を選択することが広い周波数可変幅を確保するために有効であることは変わりがない。

【0038】また今回のシミュレーションにおいては、説明が複雑になることを避けるため、すべて単一のパラメータの値だけを変化させている。複数のパラメータを標準値から変化させた場合には、周波数可変幅や C_{cut}/C_{vmax} の比のピーク値が上述したものとは異なってくることも考えられるが、今回のシミュレーションにおいて各図における曲線の形が非常に似通っており、特異的なカーブが存在しないことを考えれば、そのような場合でも上述した C_{cut}/C_{vmax} の値の範囲を選択することが広い周波数可変幅を確保するために有効であることは変わりがない。

【0039】図3のグラフのパラメータ (C_{cut}/C_{vmax} を固定したときの C_{vmax} の値) は、可変容量素子と直流カット容量素子の面積だけで調節できるため、他のパラメータと異なり、任意の値を取ることが可能である。しかしながら、図3で示した範囲以外の値 (図示せず) では、ピーク値においても大きな周波数可変幅を得ることができないため、 C_{vmax} の値は、図3に示した15 pF～50 pFの範囲が望ましい。

【0040】なお図1(a)の回路を基本として、条件を様々に振った実際の集積回路(テストチップ)を作り、周波数可変幅を測定したところ、上記したシミュレーションと非常に良く一致する結果が得られた。

【0041】図2と異なった、可変容量素子の他の構造例を図14に示す。なお、図14では、可変容量素子部分のIC構造の断面図を示している。図14では、可変容量素子はバリキャップであるが、シリコン基板10をp基板としたためウエルがなくなっている。

【0042】可変容量素子の更に他の構造例を図15に示す。図15において、可変容量素子は、バリキャップではなく、MOS-Cと呼ばれる素子であって、MOSトランジスタのゲート容量を可変容量として利用したものである。図15において、21は酸化膜、22は電極膜である。図15は、n基板を採用しているが、p基板でも構成することができる。

【0043】なお、図14及び図15に示す例でも、直

流カット用容量素子は必要であり、それには寄生容量が伴う。したがって、図14及び図15に示す例にも、本発明が適用可能であることは明確である。

【0044】以上本発明の実施の形態について述べたが、本発明における回路定数及び水晶振動子の等価回路定数の標準値は、例示したものに限定されるものではない。また、対象となる回路の構成や集積回路の構造も、必ずしも図1、図2に示したものに限定されるものではない。例えば、各種のカット、振動状態、又は2端子以上の端子を有する水晶振動子があり、それらに対応した最適な発振回路が存在する。本発明は、負荷容量の電圧変化によって発振周波数を制御する構成の発振回路に対して基本的に適用可能である。さらに、水晶以外の圧電材よりなる振動子も、図1(b)に示すような等価回路で表すことができるので、本発明の水晶振動子と置換することが可能である。

【0045】

【発明の効果】(1)本発明の電圧制御水晶発振器では、集積化された直流カット用容量素子の容量値を従来よりも小さい値とすることにより、従来よりも広い周波数可変幅を得ることができた。したがって、本発明の電圧制御水晶発振器は、より多くのアプリケーションに対して使用することが可能となった。さらに、本発明の電圧制御水晶発振器は、直流カット用容量素子の集積回路上での占有面積を小さく抑えることができるので、水晶振動子を含む水晶発振器を製造する上及び組立調整する上で極めて大きい利点を有する。

【0046】本発明の電圧制御水晶発振器では、(2) C_{cut}/C_{vmax} の値を0.5～4の範囲とすることにより、条件が悪い場合でも、200 ppmを超える周波数可変幅を得ることが可能になる。また、(3) C_{cut}/C_{vmax} の値を0.7～1.8の範囲とすることにより、周波数可変幅のピーク値又はピーク値に近い値が確実に得られ、設計上最大の周波数可変幅を得ることができる。さらに、(4) C_{vmax} を15～50 pFの範囲とすることにより、大きな周波数可変幅を確保することが可能となる。

【図面の簡単な説明】

【図1】(a)は本発明の実施形態においても用いられる水晶発振回路の一例を示し、(b)は水晶振動子の2端子等価回路を示している。

【図2】本発明の実施形態においても用いられる集積化した水晶発振回路における負荷容量部分の断面図の一例を示す。

【図3】比 C_{cut}/C_{vmax} に対する水晶発振回路の周波数可変幅の変化を表すグラフで、可変容量素子の大きさをパラメータとし、可変容量の最大値 C_{max} と最小値 C_{min} の比を一定としたものである。

【図4】比 C_{cut}/C_{vmax} 比に対する水晶発振回路の周波数可変幅の変化を表すグラフで、可変容量素子

の大きさをパラメータとし、可変容量の最小値 C_{min} を一定としたものである。

【図5】比 C_{cut}/C_{vmax} に対する水晶発振回路の周波数可変幅の変化を表すグラフで、可変容量の最小値 C_{min} の大きさをパラメータとしたものである。

【図6】比 C_{cut}/C_{vmax} に対する水晶発振回路の周波数可変幅の変化を表すグラフで、寄生容量 C_{p1} の大きさをパラメータとしたものである。

【図7】比 C_{cut}/C_{vmax} に対する水晶発振回路の周波数可変幅の変化を表すグラフで、寄生容量 C_{p2} の大きさをパラメータとしたものである。

【図8】比 C_{cut}/C_{vmax} に対する水晶発振回路の周波数可変幅の変化を表すグラフで、水晶振動子の等価直列容量に対する並列容量の比 γ の大きさをパラメータとしたものである。

【図9】比 C_{cut}/C_{vmax} に対する水晶発振回路の周波数可変幅の変化を表すグラフで、水晶振動子の並列容量 C_0 の大きさをパラメータとしたものである。

【図10】比 C_{cut}/C_{vmax} に対する水晶発振回路の周波数可変幅の変化を表すグラフで、配線に起因する固定的な寄生容量 C_{p3} の有無を比較したものである。

【図11】比 C_{cut}/C_{vmax} に対する水晶発振回路の周波数可変幅の変化を表すグラフで、発振回路の入出力側の可変容量の大きさが異なる場合を示したものである。

【図12】比 C_{cut}/C_{vmax} に対する水晶発振回路の周波数可変幅の変化を表すグラフで、可変容量素子を発振回路の入出力側の一方のみに設けた場合と双方に設けた場合とを比較したものである。

【図13】比 C_{cut}/C_{vmax} に対する水晶発振回路の周波数可変幅の変化を表すグラフで、可変容量素子を直流カット用容量素子の異なる電極側に接続した場合を比較したものである。

【図14】本発明の実施の形態の一例においても用い得

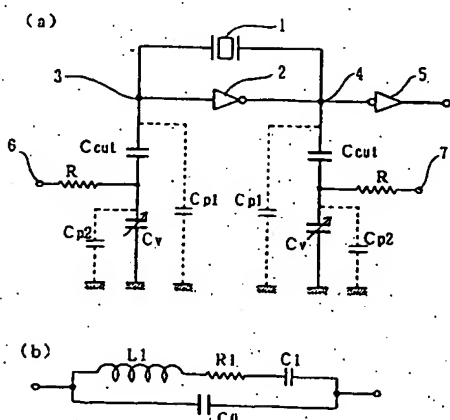
る、集積化した水晶発振回路における負荷容量部分の他の例の断面図である。

【図15】本発明の実施の形態の一例においても用い得る、集積化した水晶発振回路における負荷容量部分の更に他の例の断面図である。

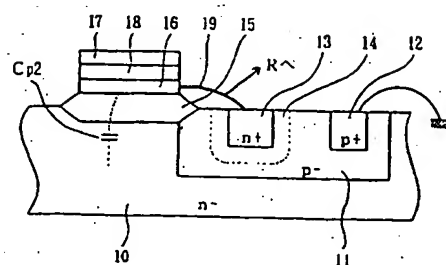
【符号の説明】

- 1 水晶振動子
- 2 増幅器
- 3 入力端子
- 4 出力端子
- 5 バッファ増幅器
- 6、7 制御電圧印加端子
- R 入力抵抗
- C_v 可変容量素子
- C_{cut} 直流カット用容量素子
- C_{p1} 、 C_{p2} 寄生容量
- C_0 、 L_1 、 C_1 、 R_1 水晶振動子の等価回路定数
- C_0 並列容量
- L_1 等価直列インダクタンス
- C_1 等価直列容量
- R_1 等価直列抵抗
- 10 シリコン基板
- 11、12、13、14 可変容量素子
- 11 p- ウェル
- 12 p+ 領域
- 13 n+ 領域
- 14 空乏層
- 15 フィールド酸化膜
- 16、17、18 直流カット用容量素子
- 16、17 ポリシリコン膜
- 18 絶縁層
- 19 メタル配線
- 21 酸化膜
- 22 電極膜

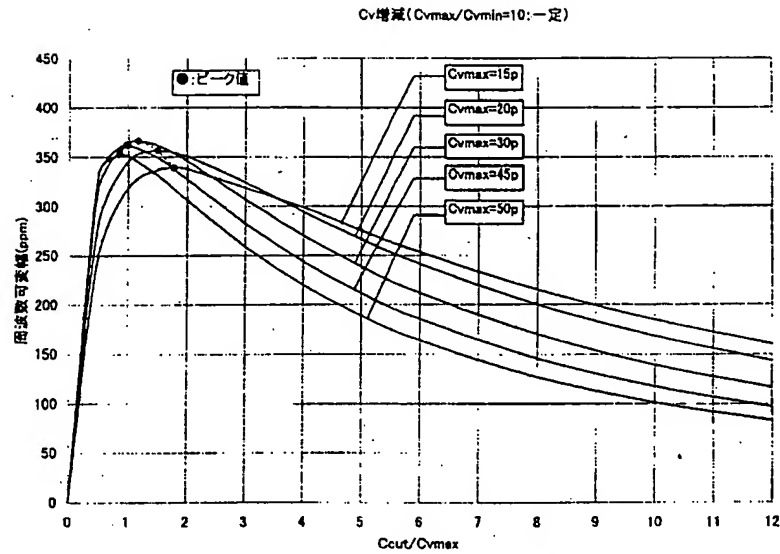
【図1】



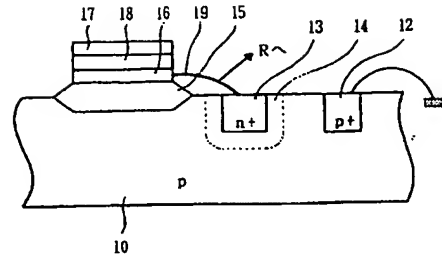
【図2】



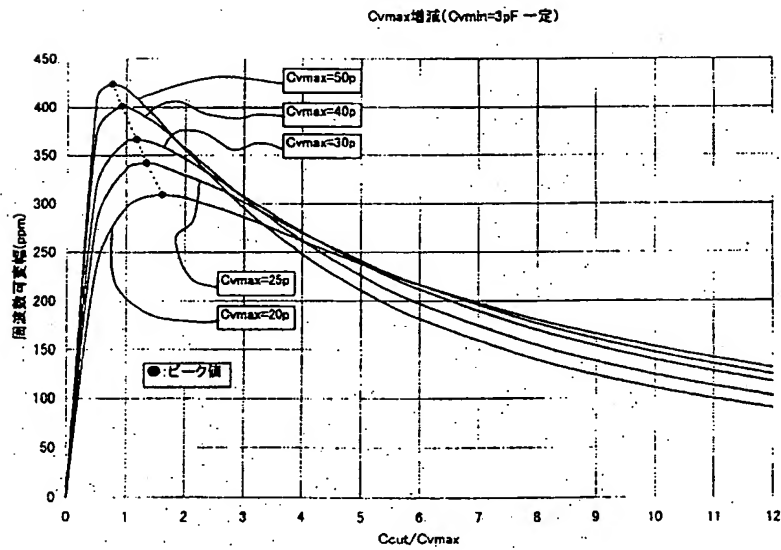
【図3】



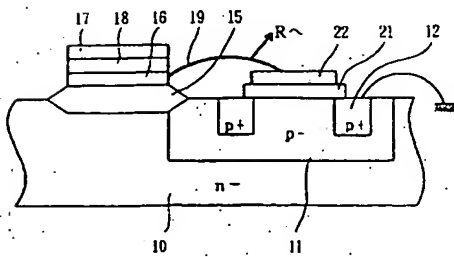
【図14】



【図4】

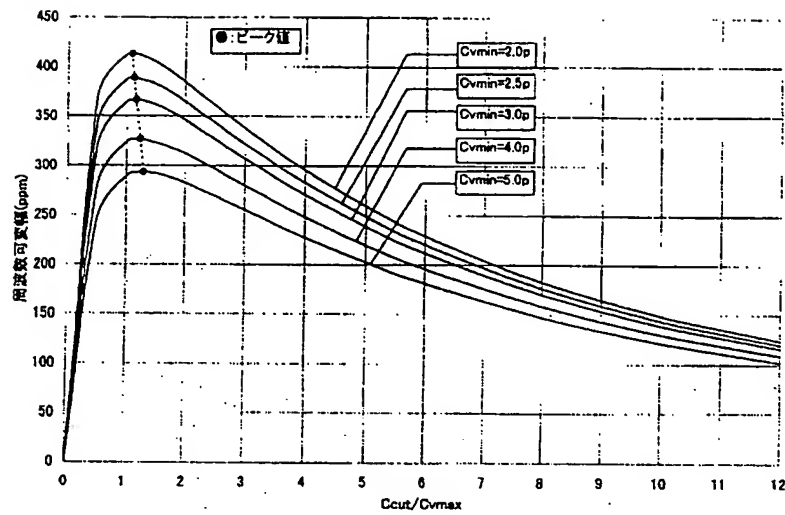


【図15】



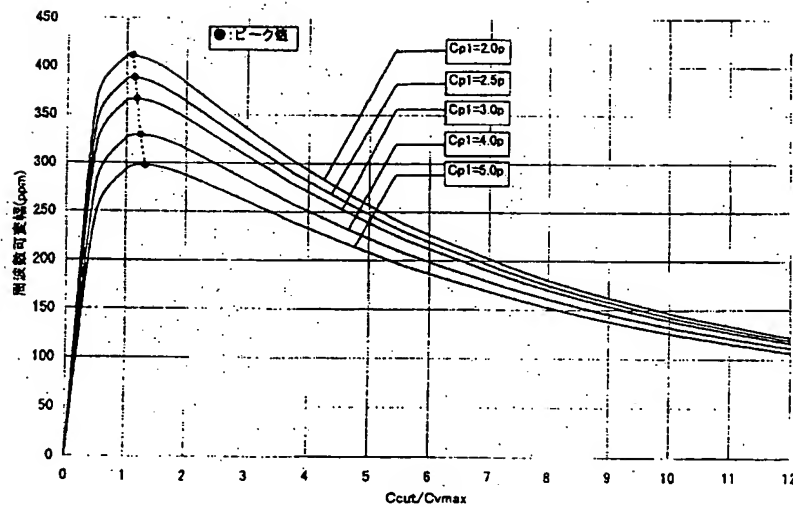
【図5】

Cvmin増減(Cvmax=30pF一定)

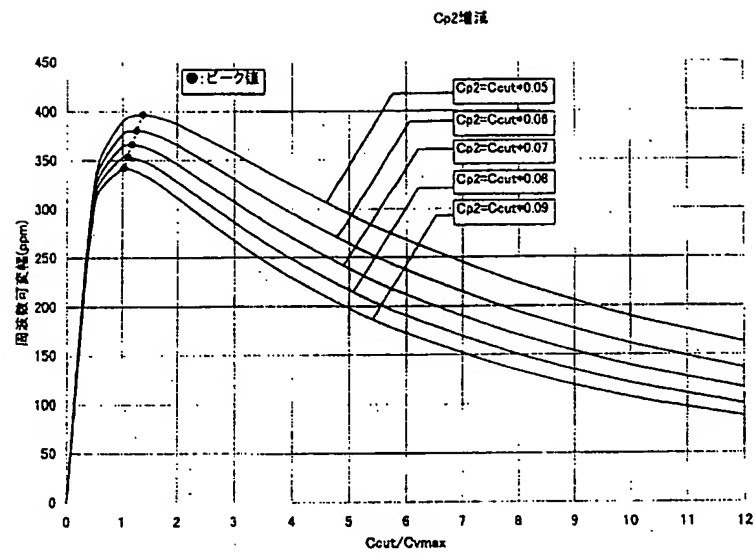


【図6】

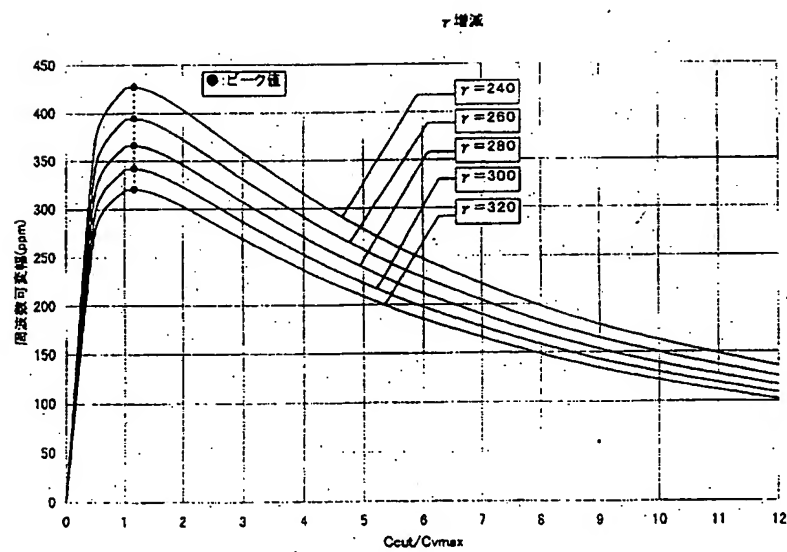
Cp1増減



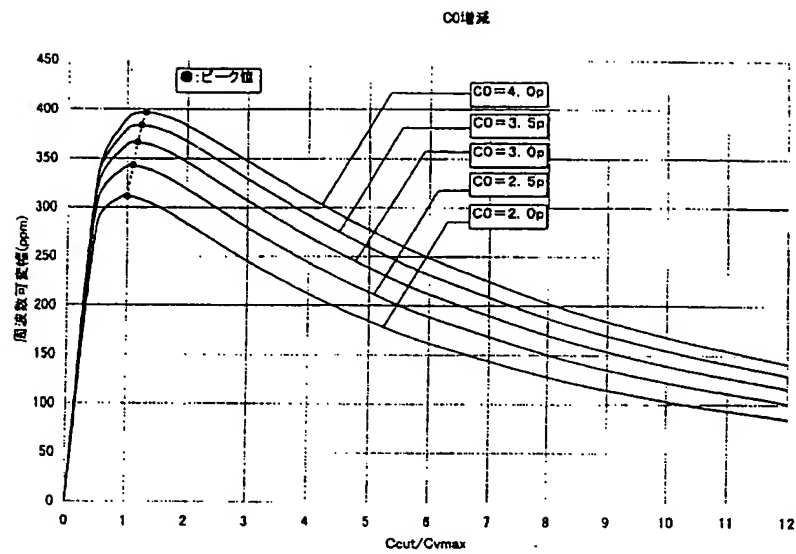
【図7】



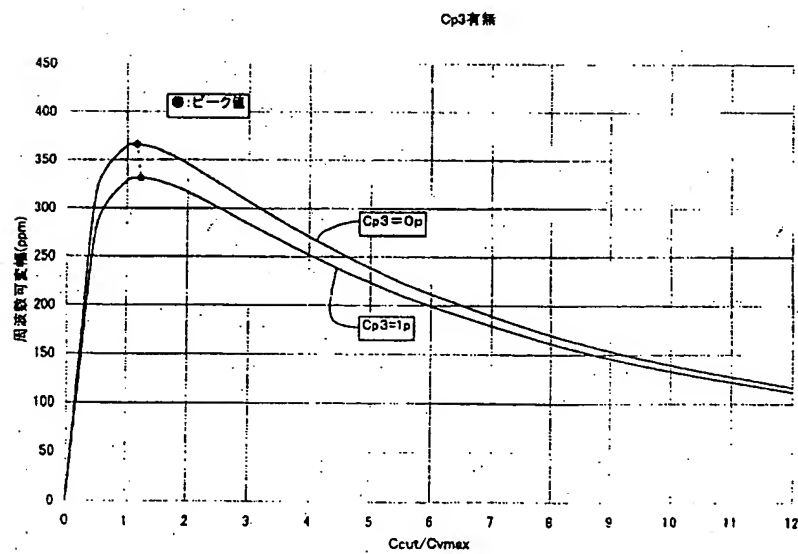
【図8】



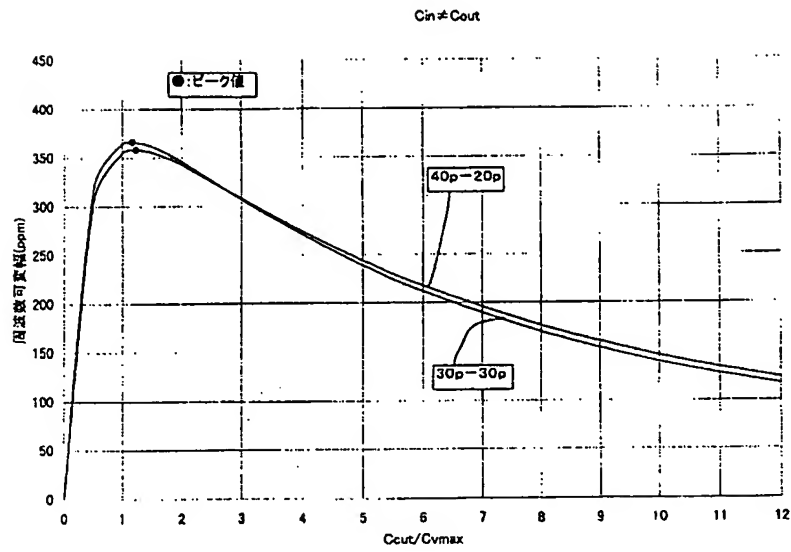
【図9】



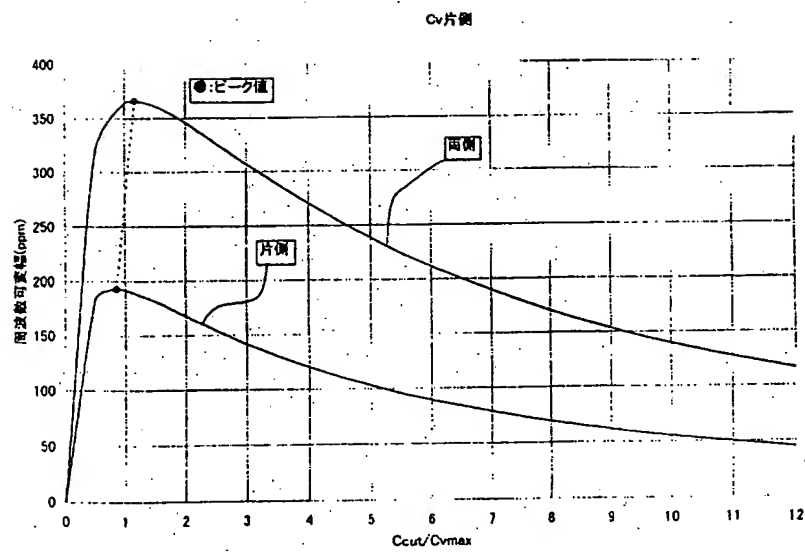
【図10】



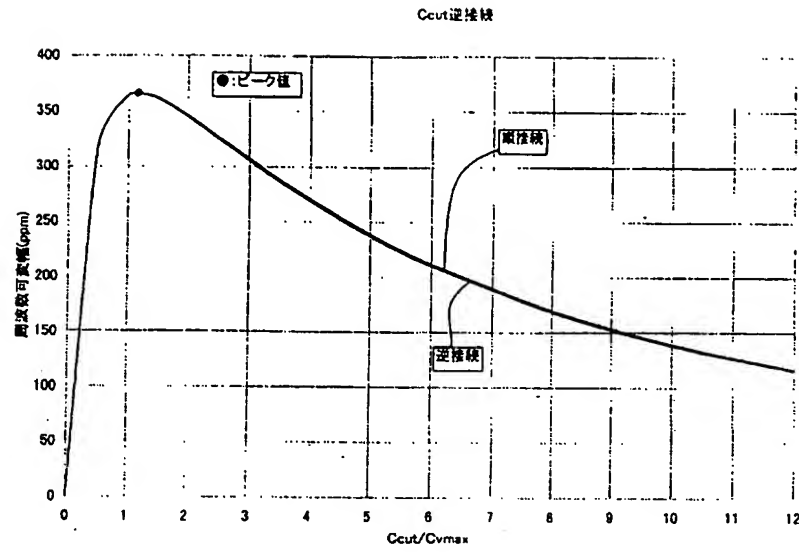
【図11】



【図12】



【図 13】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.